



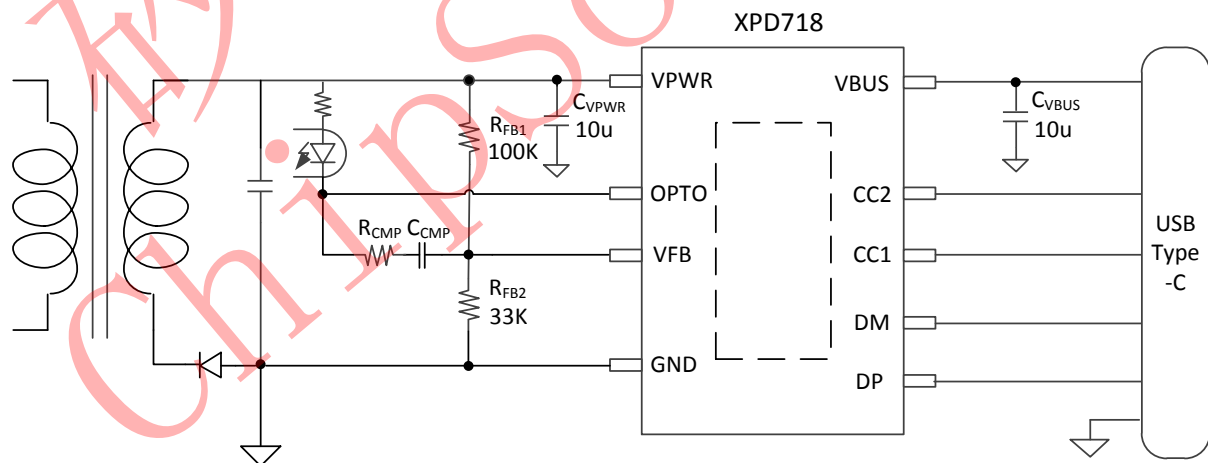
1 特性

- 通过 USB PD3.0 认证 (TID : 3479)
- 支持 USB Type -C 协议
 - 配置为 DFP (Source)
 - 广播 3A/1.5A 电流
- 支持 USB Power Delivery (PD) 2.0 和 3.0 以及 PPS 协议
 - 集成完整 PD 分层通信协议
 - PDO 可配置 : 5V , 9V , 12V
 - 输出功率高至 36W
 - APDO 可配置 : 5V Prog , 9V Prog
- 支持 Quick Charge 3.0/2.0 协议
- 支持华为 FCP/SCP 协议
- 支持三星 AFC 协议
- 支持 USB BC1.2 DCP
- 支持 Apple 2.4A 充电规范
- 集成恒压 (CV) 控制环路
- 集成 VBUS 通路低阻抗功率开关管
- 内置 VPWR 和 VBUS 双放电通路
- 支持线损补偿功能
- 安全性
 - 过压/欠压保护
 - 过流保护
 - 过温保护
- CC1/CC2/DP/DM 过压保护
- ESD 特性 $\pm 4\text{KV}$
- 采用 ESOP8 封装

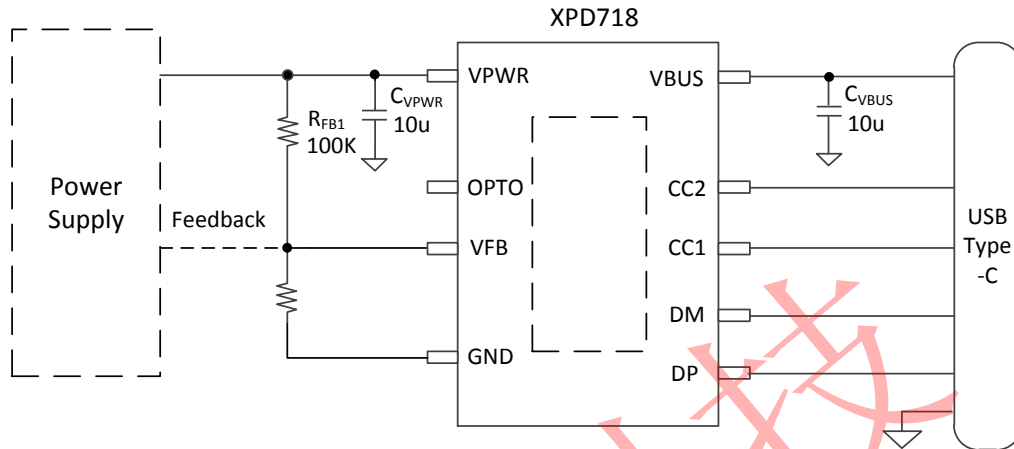
2 应用

- AC-DC 适配器
- USB 充电设备

3 应用简图



AC-DC 应用图



DC-DC 应用图

4 概述

XPD718 是一款集成 USB Type-C、USB Power Delivery(PD)2.0/3.0 以及 PPS、QC3.0/2.0 CLASS A 快充协议、华为 FCP/SCP 快充协议、三星 AFC 快充协议、BC1.2 DCP 以及苹果设备 2.4A 充电规范的多协议端口控制器，为 AC-DC 适配器、车载充电器等设备提供高性价比的 USB Type-C 端口充电解决方案。

XPD718 内置的 Type-C 协议可以支持 Type-C 设备插入自动唤醒，智能识别插头的正插与反插，并实现连接。XPD718 集成的 PD 协议支持双向标记编码 (BMC)，集成硬件的物理层协议和协议引擎，无需软件参与编解码。

XPD718 最高支持 36W 输出功率，广播 PDO 电压可以配置为 5V/9V/12V，可以灵活配置 5V Prog、9V Prog 两档 APDO 电压范围。

XPD718 通过一路可 Sink/Source 的电流源，连接到 AC-DC 或 DC-DC 的反馈引脚实现动态调节电压的功能，不管是启动还是调压过程，都具备软启动/调压功能，实现电压平顺过渡。

XPD718 内建多种保护机制确保设备安全：包括动态过压/欠压/过流保护（可根据设备请求的工作电压/电流按照比例调整保护点）；启动监测（VBUS 输出前会监测端口电压是否处于安全状态）；DP/DM 和 CC1/CC2 过压保护。

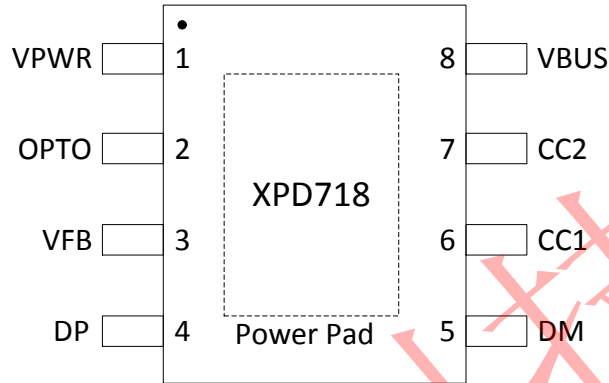
XPD718 集成 20mΩ VBUS 通路功率开关管和双路放电通路，集成恒压控制环路，在发生错误时也可以更快关闭输出并恢复到安全状态。

XPD718 可以非常容易通过 USB PD 认证测试，无需为了认证增加元器件。

XPD718 采用 ESOP8 封装形式，外围无需额外的元器件即可工作，提供最优化的 BOM 成本特性。



5 引脚定义



引脚序号	名称	描述
1	VPWR	输入电源
2	OPTO	光耦驱动
3	VFB	电压调节端口（接到前端电源反馈点）
4	DP	Type-C 口数据端口 DP
5	DM	Type-C 口数据端口 DM
6	CC1	Type-C 口配置通路 CC1
7	CC2	Type-C 口配置通路 CC2
8	VBUS	Type-C 口 VBUS 输出
Power Pad	GND	电源地



6 订购信息

料号	PDO 和 APDO 配置	印字	封装
XPD718A	PDO:5V/3A, 9V/2A	XPD718 XXXXX+XX	ESOP8
XPD718B	PDO:5V/3A, 9V/2A, 12V/1.5A		
XPD718A20	PDO:5V/3A, 9V/2.25A		
XPD718B20	PDO:5V/3A, 9V/2.25A, 12V/1.5A		
XPD718B21	PDO:5V/3A, 9V/2.25A, 12V/1.75A		
XPD718BP	PDO :5V/3A, 9V/2A, 12V/1.5A APDO1 : 3.3-5.9V/3A APDO2 : 3.3-11V/1.65A		
XPD718APS25	PDO:5V/3A, 9V/2.75A APDO1 : 3.3-5.9V/3A APDO2 : 3.3-11V/2.75A		
XPD718BP30	PDO:5V/3A, 9V/3A, 12V/2.5A APDO1 : 3.3-5.9V/3A APDO2 : 3.3-11V/2.75A		
可定制	可定制		

印字说明:

第一行, XPD718: 芯片型号;

第二行, XXXXX: Lot Number, XX: 保留信息。

*SCP 协议由于电流超过 3A, 需要定制。

选型参考

	QC3.0	FCP/SCP	AFC	PD3.0	PPS	CV	A+C	SR	SR MOS	XPD-LINK
XPD618	√	√	√	√						
XPD636	√	√	√	√			√			
XPD718	√	√	√	√	√	√				
XPD736	√	√	√	√	√	√	√			
XPD737	√	√	√	√	√					√
XPD767	√	√	√	√	√		√			√
XPD818	√	√	√	√		√		√	√	
XPD819	√	√	√	√		√		√	√	
XPD865	√	√	√	√		√		√		



7 规格参数

7.1 极限工作参数⁽¹⁾

参数		最小值	最大值	单位
耐压 (对 GND)	VPWR, VBUS, OPTO, CC1, CC2, DP, DM	-0.3	20	V
	其他	-0.3	7	V
结温		-40	150	°C
存储温度		-65	150	°C

(1) 超出极限工作范围值可能会造成器件永久性损坏。长期工作在极限额定值下可能会影响器件的可靠性。

7.2 ESD 性能

符号	参数	值	单位
V _{ESD}	HBM	±4000	V

ESD 测试基于人体放电模型 (HBM)。

7.3 推荐工作条件

参数		最小值	典型值	最大值	单位
VPWR	输入电压	3.6		12	V
C _{VBUS}	VBUS 电容	2.2		10	μF
C _{VPWR}	VPWR 电容	4.7	10		μF
R _{FB1}	系统电压分压电阻		100		kΩ
R _{FB2}	系统电压分压电阻		33		kΩ
T _A	工作环境温度	-40		85	°C

7.4 热阻值

符号	参数	值	单位
R _{θJA}	结温和周围温度之间的热阻 ⁽¹⁾	42	°C/W



7.5 电气特性

如无特殊说明，下述参数均在该条件下取得： $T_J = 25^{\circ}\text{C}$ ， $3.3\text{V} \leq \text{VPWR} \leq 12\text{V}$

参数	测试条件	最小	典型	最大	单位	
芯片供电相关 (VPWR, VBUS)						
$V_{\text{VPWR_TH}}$	VPWR UVLO 门限	Rising edge		3.3	V	
		Falling edge		2.9		
		Hysteresis		0.4		
I_{SUPP}	典型工作电流	VPWR=5V, VBUS=5V		2	mA	
Voltage Protection (VBUS)						
V_{FOVP}	Fast OVP 门限, always enabled	Ref to target voltage		+20%	V	
V_{SOVP}	Slow OVP 门限	Ref to target voltage		+15%	V	
Switch MOSFET						
R_{DSON}				20	m Ω	
Transmitter (CC1, CC2)						
R_{TX}	Output resistance	During transmission		50	Ω	
V_{TXHI}	Transmit HIGH			1.15	V	
V_{TXLO}	Transmit LOW		-75	75	mV	
t_{UI}	Bit unit interval			3.3	us	
t_{BMC}	Rise/fall time of BMC	$R_{\text{load}}=5.1\text{k}, C_{\text{load}}=1\text{nF}$	300		600 ns	
Receiver (CC1, CC2)						
V_{RXHI}	Receive HIGH		800	840	885	mV
V_{RXLO}	Receive LOW		485	525	570	
$I_{\text{RP_SRC}}$	CC1/CC2 Broadcasting current	3A DFP mode, $0 \leq V_{\text{CCX}} \leq 2.5\text{V}$	304	330	356	μA
		1.5A DFP mode, $0 \leq V_{\text{CCX}} \leq 1.5\text{V}$	166	180	194	μA
OCP						
V_{ITRIP}		Ref to Power Capability(pd)		+30%	A	
OTP (internal)						
T_{J1}	Die temperature	Temperature rising edge	135	145	155	$^{\circ}\text{C}$
		Hysteresis		20		$^{\circ}\text{C}$
HVDCP interface (DP, DM)						
$V_{\text{DAT(REF)}}$	数据线检测电压		0.25	0.325	0.4	V
$T_{\text{GLITCH(DP)HIGH}}$	D+高电平扰动滤波时间		1	1.25	1.5	s
$T_{\text{GLITCH(DM)LOW}}$	D-低电平扰动滤波时间			1		ms
$T_{\text{GLITCH(V)CHANGE}}$	输出电压扰动滤波时间		20	40	60	ms
$T_{\text{GLITCH(CONT)CHANGE}}$	连续模式的扰动滤波时间		100	150	200	us



深圳市矽源特科技有限公司

ShenZhen ChipSourceTek Technology Co. ,Ltd.

XPD718(文件编号:S&CIC1819)

USB Type-C PD/PPS 多协议控制器

R _{DAT(LKG)}	D+漏泄电阻		300	500	800	KΩ
R _{DM(DWN)}	D-下拉电阻		14.25	19.53	24.5	KΩ
R _{ON(N1)}	开关 N1 导通电阻				100	Ω
V _{TH(PD)}	受电设备连接检测电压阈值		0.25	0.325	0.4	V
T _{DPD}	受电设备连接检测滤波时间		120	160	200	ms
ΔI _{T(UP)}	电压升高时电流源阶跃步长	R _{IREF} =100KΩ		2		uA
ΔI _{T(DO)}	电压降低时电流源阶跃步长	R _{IREF} =100KΩ		2		uA
Apple 2.4A 充电模式						
V _{DAT(2.7V)}	D+/D-数据线电压		2.57	2.7	2.84	V
R _{DAT(2.7V)}	D+/D-数据线输出阻抗			12		KΩ
FCP 充电模式						
V _{TX-VOH}	D- FCP TX Valid High			2.7		V
V _{TX-VOL}	D- FCP TX Valid Low				0.3	V
V _{RX-VIH}	D- FCP RX Valid High			1.2		V
V _{RX-VIL}	D- FCP RX Valid High			0.9		V
Trise	FCP Pulse Rise Time	10% - 90%			2.5	us
Tfall	FCP Pulse Fall Time	90% - 10%			2.5	us

TEL: +86-0755-27595155 27595165

FAX: +86-0755-27594792

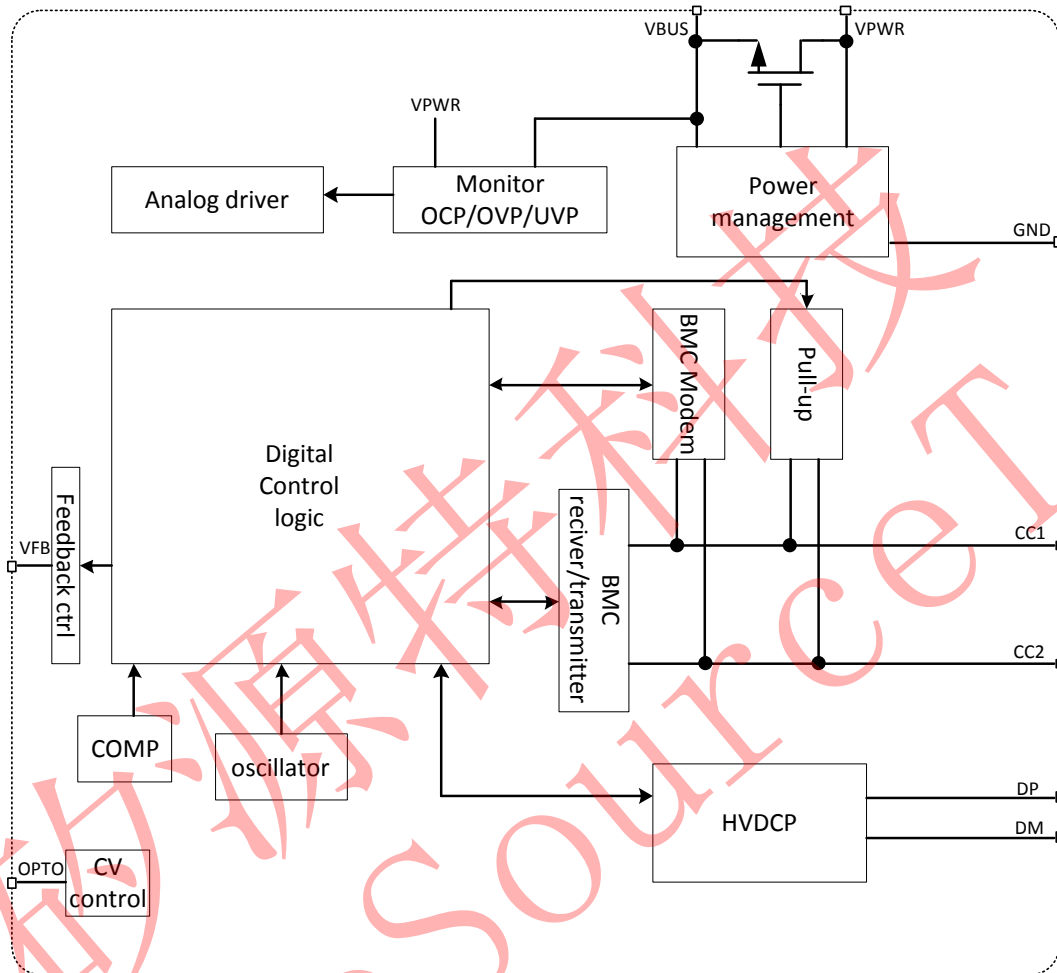
WEB: [Http://www.ChipSourceTek.com](http://www.ChipSourceTek.com)

E-mail: Tony.Wang@ChipSourceTek.com InFo@ChipSourceTek.com



8 应用信息

8.1 功能模块图



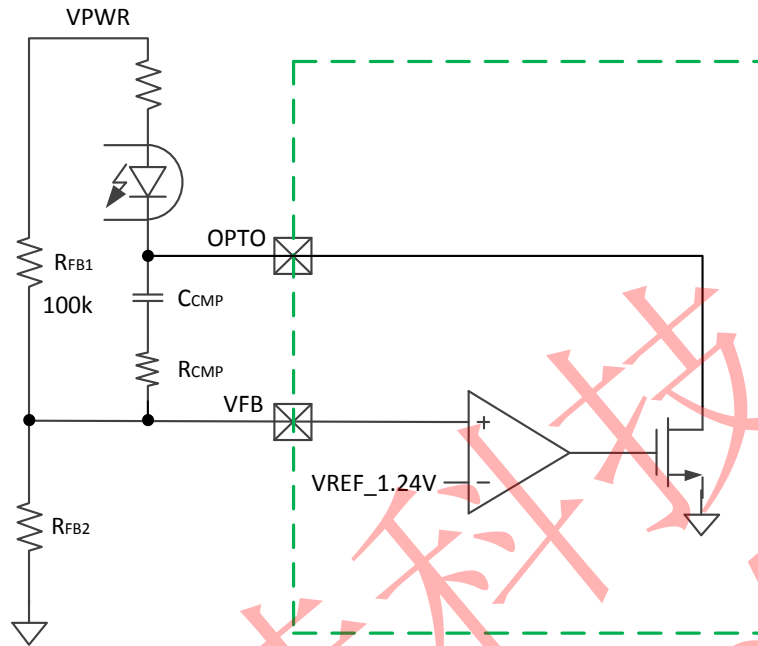
Copyright©2019, 云矽半导体

8.2 VPWR 和 VBUS

VPWR 是 USB Type-C 口 VBUS 的输入电源，也是芯片的供电电源。VPWR 连接前级 AC-DC 或者 DC-DC 的电源输出端。建议靠近 VPWR 接对地电容 C_{VPWR} ，推荐 C_{VPWR} 典型值为 $10\mu\text{F}$ 。Type-C 口 VBUS 建议接 $10\mu\text{F}$ 对地电容 C_{VBUS} 。

8.3 恒压环路与 OPTO、VFB

XPD718 内部集成恒压运算放大器，通过 OPTO 和 VFB 形成恒压环路（CV），如下图所示。OPTO 端口直接驱动光耦，可以省掉传统的 TL431。OPTO 可以耐压至 20V。



恒压环路（CV）需要在外部进行补偿，补偿电阻 R_{CMP} 和补偿电容 C_{CMP} 由具体应用决定。VFB 内部的基准电压为 1.24V。VPWR 上的反馈电阻网络的电阻 R_{FB1} 必须接 100 k Ω 。

如果初始输出电压设定为 5V，则另一个分压电阻 R_{FB2} 为 33k。可通过下面公式计算得到：

$$R_{FB2} = \frac{1.24 * R_{FB1}}{V_{PWR} - 1.24}$$

通过调整 R_{FB2} 的值可以改变初始输出电压。

反馈电阻网络的电阻 R_{FB1} 和 R_{FB2} 的精度影响 VBUS 电源精度，推荐使用 1%精度电阻。

8.4 电流检测

XPD718 内置电流检测电路，实时检测 Type-C 口电流。Type-C 口过流保护点默认为 PDO 广播电流的 130%。

8.5 线损补偿

XPD718 具有线损补偿功能，可以根据输出电流按比例（即补偿系数）增加输出电压。补偿系数可以内部配置。默认情况下，XPD718 的补偿系数配置为 60mV/A，如果前端电源空载时输出电压为 5V，当输出电流为 3A 时，前端电源的输出电压会增加至 5.18V。



8.6 可靠性

由于 CC1/CC2/DP/DM 引脚直接连接到 USB 端口，使用过程中容易和电源短路对芯片造成损坏，XPD718 为了增强产品安全可靠，对 CC1/CC2/DP/DM 引脚的耐压值特别提高到 20V 以上。

XPD718 具有完备的 OVP/OCP/UVP 保护功能。OVP/OCP/UVP 保护阈值会根据设备选择的电压进行调整，最大限度保护设备安全。

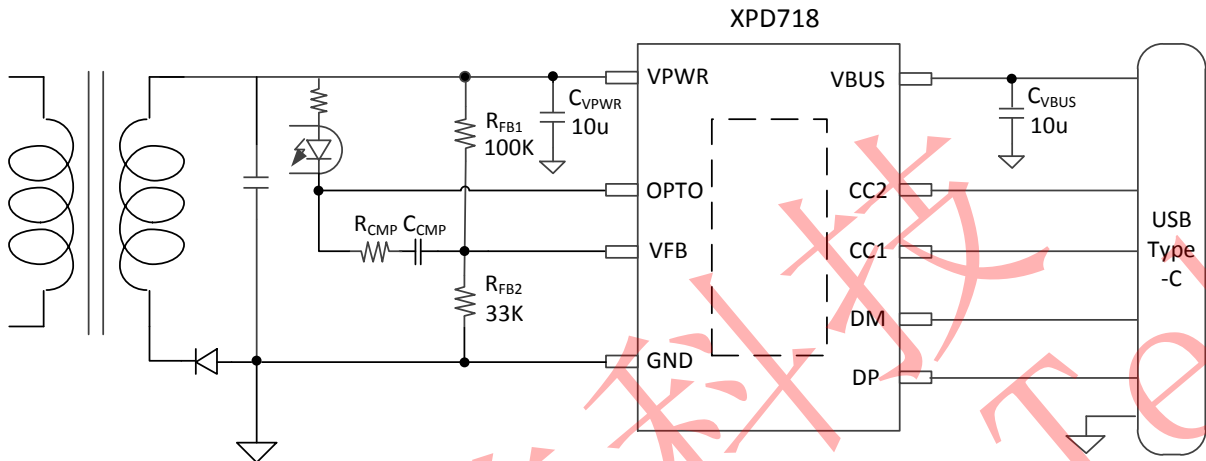
XPD718 内置 VPWR 和 VBUS 能量泄放通路，在特定情况下会开启并分别泄放 VPWR 和 VBUS 电源能量。

XPD718 的芯片结温到达 145°C 后会关闭输出，降到 125°C 后解除保护重新开始工作。



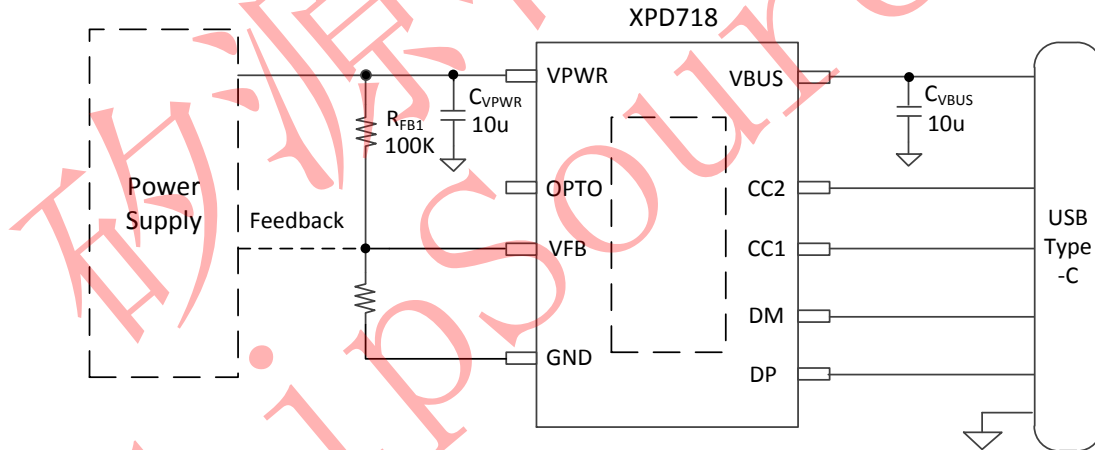
9 应用电路

9.1 AC-DC 应用图



图中所示元器件参数供参考，可以根据实际应用进行调整。参考 8.3 节内容设置反馈网络分压电阻 R_{FB1} 和 R_{FB2} 的值，以及补偿网络 R_{CMP} 和 C_{CMP} 的值。

9.2 DC-DC 应用图



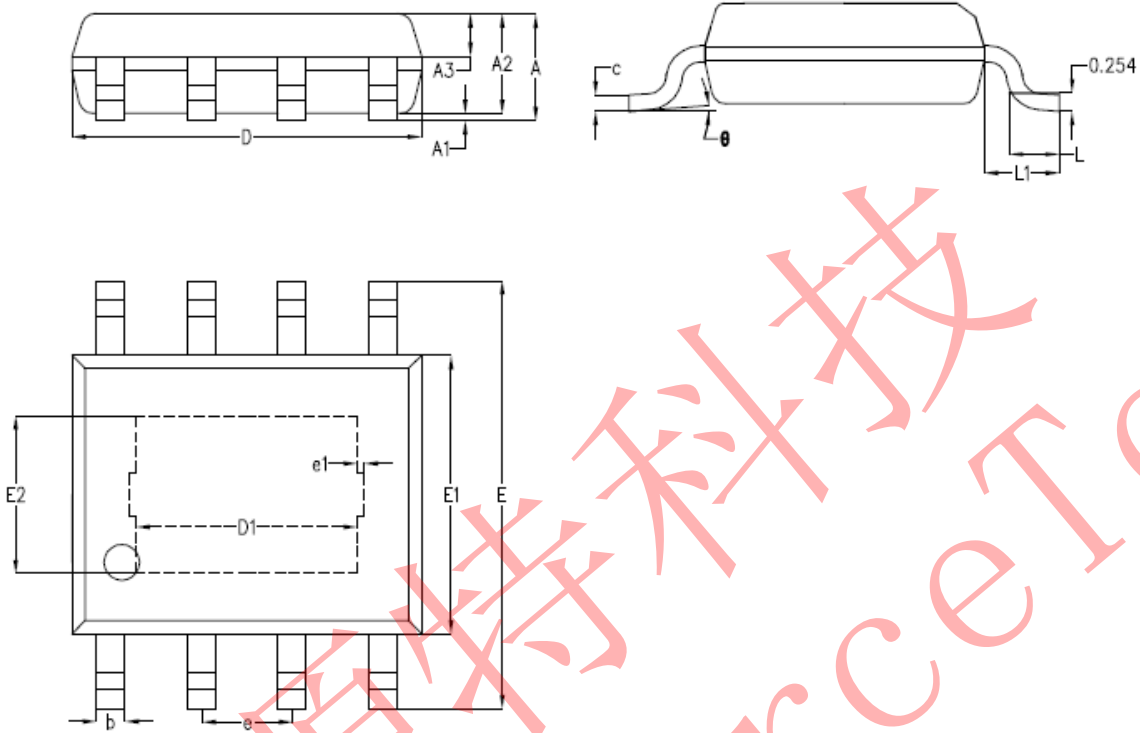
图中所示元器件参数供参考，可以根据实际应用进行调整。VPWR 上的反馈电阻网络的反馈电阻 R_{FB1} 必须接 100 kΩ。

9.3 PCB layout 注意事项

1. 输入电容 C_{VPWR} 以及输出电容 C_{VBUS} 尽量靠近芯片；
2. PCB 布局时尽量避免与主发热器件摆放在一起；
3. 尽量避免 VFB 连线受到干扰，补偿网络 R_{CMP} 和 C_{CMP} 靠近 VFB 脚放置。



10 封装信息



标注	最小值	典型值	最大值
A	-	1.50	1.55
A1	-	0.10	0.15
A2	1.35	1.40	1.45
A3	0.55	0.60	0.65
b	0.35	0.40	0.45
c	0.17	0.22	0.25
D	4.85	4.90	4.95
E	5.90	6.00	6.10
E1	3.80	3.90	4.00
e	1.27BSC		
L	0.60	0.65	0.70
L1	1.05BSC		
θ	0°	4°	6°